

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Abstract for JP 07-43744

Patterns for a video signal electrode and a source electrode are formed without photo-etching process so that the manufacturing process and cost can be reduced. Also, viewing angle is improved since a liquid crystal layer drives in an electric field parallel to a substrate.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-43744

(43) 公開日 平成7年(1995)2月14日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0	9119-2K		
H 0 1 L 29/786		9056-4M	H 0 1 L 29/ 78	3 1 1 A

審査請求 未請求 請求項の数15 O L (全 12 頁)

(21) 出願番号 特願平5-189883

(22) 出願日 平成5年(1993)7月30日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 河内 玄士郎

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 近藤 克巳

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 佐藤 努

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74) 代理人 弁理士 高田 幸彦

(54) 【発明の名称】 液晶表示装置およびその製造方法

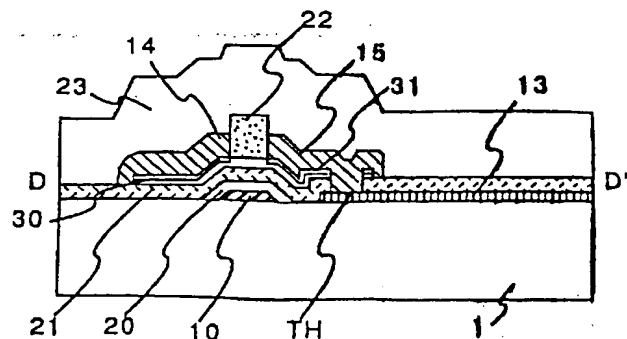
(57) 【要約】

【目的】簡略な工程で製造出来、視野角が広い液晶表示装置の構造を提供する。

【構成】半導体膜のパターンを、薄膜トランジスタ部から映像信号電極14及びソース電極15を形成する領域に延存させて形成し、映像信号電極14及びソース電極15を化学気相成長法により半導体膜上に金属膜を選択成長させることにより形成した。また、同一基板上に形成したソース電極15とコモン電極16によって作られる基板面に平行な方向の電界により液晶層を駆動する様にした。

【効果】ホトエッチング工程を経ることなしに映像信号電極14及びソース電極15のパターンを形成できるので製造工程が簡略隣製造コストを削減出来る。また、液晶層を基板面に平行な電界で駆動するようにしたので視野角が大幅に向上する。

図 6



1

【特許請求の範囲】

【請求項1】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタのソース電極に接続された画素電極とからなり、前記画素電極によって液晶を駆動する機能を有する液晶表示装置において、

前記薄膜トランジスタの能動領域を構成する半導体膜が前記映像信号電極およびソース電極まで延在し、前記能動領域を除く半導体膜上に化学気相成長法によって形成した金属膜を設けたことを特徴とする液晶表示装置。

【請求項2】特許請求の範囲第1項記載の液晶表示装置において、前記半導体膜のうち、前記能動領域の上に絶縁膜を設けたことを特徴とする液晶表示装置。

【請求項3】特許請求の範囲第1項記載の液晶表示装置において、前記画素電極表面の大部分は絶縁膜で覆われていることを特徴とする液晶表示装置。

【請求項4】特許請求の範囲第1項記載の液晶表示装置において、前記半導体膜の平面形状と、少なくとも前記薄膜トランジスタのゲート電極上に設けたゲート絶縁膜の平面形状がほぼ同一であることを特徴とする液晶表示装置。

【請求項5】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記基板上に前記薄膜トランジスタのソース電極に対向するように形成された共通電極とからなり、前記ソース電極と共通電極との間に電圧を印加して液晶を駆動する機能を有する液晶表示装置において、

前記薄膜トランジスタの能動領域を構成する半導体膜が前記映像信号電極およびソース電極まで延在し、前記能動領域を除く半導体膜上に化学気相成長法によって形成した金属膜を設けたことを特徴とする液晶表示装置。

【請求項6】特許請求の範囲第5項記載の液晶表示装置において、前記共通電極は半導体膜と前記半導体膜上に化学気相成長法によって形成した金属膜とを有することを特徴とする液晶表示装置。

【請求項7】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタのソース電極に接続された画素電極とからなり、前記画素電極によって液晶を駆動する機能を有する液晶表示装置において、

前記映像信号電極または走査信号電極は、透明導電膜とその上に化学気相成長法によって形成した金属膜とを有することを特徴とする液晶表示装置。

【請求項8】特許請求の範囲第7項記載の液晶表示装置

2

において、前記透明導電膜は前記画素電極と同時に形成されたものであることを特徴とする液晶表示装置。

【請求項9】特許請求の範囲第1項、第5項または第7項記載の液晶表示装置において、前記化学気相成長法によって形成された金属膜は、W、Mo、Ti、V、Cr、Zr、Ta、Nb、Al、Cuの金属またはこれらの金属の珪素化合物合金のうちの一つであることを特徴とする液晶表示装置。

10 【請求項10】基板上に形成された半導体膜または導電膜上の所定の領域に絶縁膜を形成した後、前記半導体膜または導電膜上の絶縁膜以外の部分に化学気相成長法により選択的に金属膜を形成する工程を具備することを特徴とする薄膜半導体装置の製造方法。

【請求項11】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタのソース電極に接続された画素電極とからなり、前記画素電極によって液晶を駆動する機能を有する液晶表示装置の製造方法において、

20 前記薄膜トランジスタの能動領域を構成する半導体膜を前記映像信号電極およびソース電極まで延在して形成した後、前記能動領域を除く半導体膜上に化学気相成長法によって金属膜を形成することを特徴とする液晶表示装置の製造方法。

【請求項12】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記基板上に前記薄膜トランジスタのソース電極に対向するように形成された共通電極とからなり、前記ソース電極と共通電極との間に電圧を印加して液晶を駆動する機能を有する液晶表示装置の製造方法において、

30 前記薄膜トランジスタの能動領域を構成する半導体膜を前記映像信号電極およびソース電極まで延在して形成した後、前記能動領域を除く半導体膜上に化学気相成長法によって金属膜を形成することを特徴とする液晶表示装置の製造方法。

40 【請求項13】特許請求の範囲第11項または第12項記載の液晶表示装置の製造方法において、化学気相成長法によって金属膜を形成する前に前記半導体膜上に所定の絶縁膜パターンを形成することを特徴とする液晶表示装置の製造方法。

【請求項14】特許請求の範囲第11項記載の液晶表示装置の製造方法において、化学気相成長法によって金属膜を形成する前に前記画素電極表面の少なくとも一部を絶縁膜で覆うことを特徴とする液晶表示装置の製造方法。

【請求項15】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電

極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタのソース電極に接続された画素電極とからなり、前記画素電極によって液晶を駆動する機能を有する液晶表示装置の製造方法において、

前記映像信号電極または走査信号電極部、および画素電極部に透明導電膜のパターンを形成した後、前記透明導電膜パターンの上に化学気相成長法によって金属膜を形成することを特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はOA機器等の画像、文字情報の表示機器として用いられる液晶表示装置の構造および製造方法に関する。

【0002】

【従来の技術】ガラス等の絶縁基板上に薄膜トランジスタ（以下TFTと記す）をマトリクス状に形成し、これをスイッチング素子として用いるアクティブマトリクス型の液晶表示装置（TFT-LCD）は高画質のフラットパネルディスプレイとして期待が大きい。現在、TFT-LCDにおいては、製造コストの低減が重要な課題である。同時に、表示画像の多階調化、広視野角化等の表示性能の向上も強く求められている。

【0003】コスト低減のためには、先ず第1に製造歩留まりの向上が強く望まれる。また、製造に必要なホトマスク数を削減することによる工程の簡略化や製造装置のスループット向上もコスト低減に有効である。ホトマスク数削減による工程簡略化に関してはこれまで多くの提案がなされている。一例として、特開昭62-299885号公報においては背面露光法を用いて電極パターニング用のホトレジストパターンを形成する方法によるマスク数削減が述べられている（第1の従来技術）。また、製造歩留まりに関係しては、配線の断線を防止するため、例えば特開平4-309928号公報に記載されているように、映像信号電極を多結晶シリコンと選択的化學気相成長法で形成したアルミニウム層の二層構造とする方法がある（第2の従来技術）。

【0004】性能向上のうち視野角の拡大に関しては、例えば プロシーディング オブ12ス インターナショナル ディスプレイ リサーチ コンファレンス（1992年）第591頁から第594頁（Proceeding of 12th International Display Research Conference（1992），PP591-594）においては同一画素内でラビング方向が異なる配向膜を形成することにより視野角拡大を図る方法が開示されている（第3の従来技術）。

【0005】

【発明が解決しようとする課題】上記第1の従来技術では、下層の電極等のパターンをマスクとして背面露光法

によりホトレジストパターンを形成するが、この方法により不要となるのは露光時のホトマスクとターゲット基板とのアライメント作業のみであり、ホトレジストの塗布、現像、剥離等の工程は依然として必要である。従って、工程の簡略の程度は全く不十分であった。

【0006】第2の従来技術においては、TFTのソース、ドレイン領域と映像信号電極、画素電極とを接続するためのコンタクトホールを形成する工程が必要であったり、ソース、ドレイン領域を映像信号電極と別の工程で形成するなど、工程の簡略化に関しては十分考慮されているとは言えない。

【0007】また、第3の従来技術においては、配向膜の一部をマスキングして一部のみをラビングする工程を2回繰り返すことになり、やはり工程が複雑になり工程簡略化の課題を達成出来ない。

【0008】以上のように、従来の技術では性能の向上と工程の簡略化を同時に達成することは困難であった。

【0009】本発明の第1の目的は、上記第2の従来技術のように、配線部を半導体膜または導電膜上に化学気相成長法によって形成した金属膜により構成する構成において、工程の大幅な簡略化を図ることにある。

【0010】本発明の第2の目的は、ホトマスク数や工程ステップの増大を伴わず、むしろより簡単な工程で製造出来、かつ広い視野角を有する液晶表示装置の構造及び製造方法を与えることにある。

【0011】

【課題を解決するための手段】本発明では、上記の課題を解決するために以下のような手段を採用する。

【0012】【手段1】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタのソース電極に接続された画素電極とからなり、前記画素電極によって液晶を駆動する機能を有する液晶表示装置において、前記薄膜トランジスタの能動領域を構成する半導体膜が前記映像信号電極およびソース電極まで延在し、前記能動領域を除く半導体膜上に化学気相成長法によって形成した金属膜を設けた。

【0013】【手段2】手段1において、前記画素電極表面の大部分を絶縁膜で覆った。

【0014】【手段3】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタのソース電極に接続された画素電極とからなり、前記画素電極によって液晶を駆動する機能を有する液晶表示装置において、前記映像信号電極または走査信号電極を、透明導電膜とその上に化学気相成長法によって形成した金属膜とを有する構造とした。

【0015】【手段4】基板上に形成された走査信号電

5

極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記基板上に前記薄膜トランジスタのソース電極に対向するように形成された共通電極とからなり、前記ソース電極と共通電極との間に電圧を印加して液晶を駆動する機能を有する液晶表示装置において、前記薄膜トランジスタの能動領域を構成する半導体膜が前記映像信号電極およびソース電極まで延在し、前記能動領域を除く半導体膜上に化学気相成長法によって形成した金属膜を設けた。

【0016】【手段5】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタのソース電極に接続された画素電極とからなり、前記画素電極によって液晶を駆動する機能を有する液晶表示装置の製造方法において、前記薄膜トランジスタの能動領域を構成する半導体膜を前記映像信号電極およびソース電極まで延在して形成した後、前記能動領域を除く半導体膜上に化学気相成長法によって金属膜を形成した。

【0017】【手段6】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタのソース電極に接続された画素電極とからなり、前記画素電極によって液晶を駆動する機能を有する液晶表示装置の製造方法において、前記映像信号電極または走査信号電極部、および画素電極部に透明導電膜のパターンを形成した後、前記透明導電膜パターンの上に化学

【0018】【手段7】基板上に形成された走査信号電極と、前記走査信号電極に交差するように形成された映像信号電極と、前記走査信号電極と映像信号電極との交差部に形成された薄膜トランジスタと、前記基板上に前記薄膜トランジスタのソース電極に対向するように形成された共通電極とからなり、前記ソース電極と共通電極との間に電圧を印加して液晶を駆動する機能を有する液晶表示装置の製造方法において、前記薄膜トランジスタの能動領域を構成する半導体膜を前記映像信号電極およびソース電極まで延在して形成した後、前記能動領域を除く半導体膜上に化学気相成長法によって金属膜を形成した。

【0019】

【作用】上記手段1, 3, 4の如く、映像信号電極、ソース電極または走査信号電極を化学気相成長法によって形成した金属膜を含む構成することにより、これらの電極をホトマスクなしで所望の形状に選択的に形成出来る。従来TFT-LCDにおいては電極膜はスパッタリング法により形成していたが、このような物理的蒸着法

6

では下地の違いにより成膜速度に差を持たせることは不可能である。従って、所定のパターンに加工するためにはレジストマスクを用いて膜をエッチングする必要があった。これに対して、化学的蒸着法である化学気相成長法（以下CVDと記す）では一定の物質表面にのみ選択成長が可能であるのでレジスト工程なしにパターン形成が可能となる。具体的には、TFTを構成する半導体膜または画素電極を構成する導電膜を配線とすべきパターン形状にあらかじめ加工し、その後CVDにより金属膜を堆積すれば良い。CVDによる金属膜の堆積は半導体や金属等の導電性を有する面にのみ成長し、SiO₂等の絶縁膜上には成長しないため、金属膜は予め形成した半導体膜のパターンの上にのみ形成されるので、従来必要であったソース電極および映像信号電極加工のためのホトレジストパターン形成は不要となる。

【0020】また、この時TFTのソース電極とドレイン電極を分離するため、TFTチャネル部分（能動領域）には金属膜は形成してはならない。そこで、上記手段1のように、半導体膜上のうち映像信号電極とソース電極の間の能動領域以外の部分に選択的に化学気相成長法によって金属膜を形成した。具体的には、能動領域の上に絶縁膜を設けた後金属膜を形成すると、絶縁膜上には金属膜は成長しないのでソース電極とドレイン電極は自動的に分離される。

【0021】ところで、CVDによる金属膜の形成は強い還元性雰囲気で行われる場合が多い。例えばタングステン（W）を形成するときには六フッ化タングステン（WF₆）と水素（H₂）またはモノシラン（SiH₄）の混合ガスを用いるが、H₂およびSiH₄は強い還元性ガスである。LCDの画素電極として通常用いられているインジウムスズ酸化物（ITO）がこのような還元性雰囲気に晒されると還元反応によりインジウムが析出し、透明性が失われる。これを防止するために前記手段2のように、画素電極表面の大部分を絶縁膜で覆うことにより大部分の画素電極はこれによって保護されるため還元性の雰囲気に直接ITO表面が晒されることがないので透明性が損なわれない。

【0022】上記手段4の如く、同一基板上にソース電極とこれと対向する共通電極を設けることにより、ソース電極と共通電極との間に電圧を印加すると液晶層には基板面にほぼ平行な方向の電界が加わり、視野角が大幅に拡大される。これは次の理由による。

【0023】透明画素電極を用いて基板に垂直な方向の電界により液晶分子を駆動する従来の方式では、電圧印加により液晶分子の長軸を基板界面から立ち上がらせて、複屈折位相差を0にすることで黒表示状態を得ているが、複屈折位相差が0となる視角方向は、正面即ち基板界面に垂直な方向のみであり、僅かでも傾くと複屈折位相差が現れ、ノーマリーオープン表示では光がもれてコントラストの低下や階調レベルの反転を引き起こ

す。ところが、上記の方法では、基板に水平な方向の電界により液晶を駆動するため、液晶分子の長軸方向は基板とほぼ平行であり、電圧を印加しても立ち上がることがない。従って、視角方向を変えたときの明るさの変化が少なく、視角特性は大幅に改善される。

【0024】さらに、従来画素電極として必要であった透明電極の形成工程が一切不要となるので製造工程を大幅に短縮出来る。また、還元性雰囲気での透明電極の劣化を心配する必要がなくプロセスマージンを大きくでき歩留まりが向上する。

【0025】本発明のその他の特長は以下の記載から明らかとなるであろう。

【0026】

【実施例】以下、本発明の実施例を説明する。

【0027】【実施例1】図1は本発明の第1の実施例の単位画素の平面図である。図2、図3、図4はそれぞれ図1中にA-A'、B-B'、C-C'で示した切断面における断面図を示す。研磨したガラス基板1上にCrよりなる走査信号電極10を形成し、走査信号電極10を覆うようにゲート窒化Si（ゲートSiN）膜21と非晶質Si（a-Si）膜30を形成し、a-Si膜30上に第1の保護絶縁膜22としてSiN膜を形成した。第1の保護絶縁膜22をマスクとしてn型不純物層31をイオン注入法によって形成した。ソース電極15および映像信号電極14としてはWを還元CVDにより形成した。前記ソース電極15に接続するように透明電極であるインジウムスズ酸化物（ITO）膜を形成し画素電極13となしている。

【0028】ここで、a-Si膜30の平面形状を、図3、図4に示すようにソース電極15および映像信号電極14とすべき形状に加工し、ソース電極15および映像信号電極14はCVD法によりa-Si膜30上にみに選択的に形成した点に特徴がある。この時TFTのチャネル上部は第1の保護絶縁膜22で保護したのでW膜は形成されずソース電極15と映像信号電極14は自動的に分離される。このようにすることにより、ソース電極15および映像信号電極14を加工するためのホトマスクが不要となるので製造工程数を大幅に低減出来る。

【0029】【実施例2】図5は本発明の第2の実施例の単位画素の平面図である。図6は図5中にD-D'で示した切断面における断面図を示す。研磨したガラス基板1上にAlよりなる走査信号電極10を形成し、陽極酸化法によりその表面にアルミナ膜20を形成した。ITOからなる画素電極13はガラス基板1上に直接形成され、画素電極13および走査信号電極10を覆うようにゲート窒化Si（ゲートSiN）膜21と非晶質Si（a-Si）膜30を形成し、a-Si膜30上に第1の保護絶縁膜22としてSiN膜を形成した。画素電極13とTFTはスルーホールTHを介して接続した。第1の保護絶縁膜22をマスクとしてn型不純物層31を

イオン注入法によって形成した。ソース電極15および映像信号電極14としてはWを還元CVDにより形成し、これら全体を第2の保護絶縁膜23であるSiN膜で被覆した。

【0030】第1の実施例と同様にa-Si膜30の平面形状を、ソース電極15および映像信号電極14とすべき形状に加工し、ソース電極15および映像信号電極14はCVD法によりa-Si膜30上にみに選択的に形成したが、本実施例ではITOよりなる画素電極13をゲートSiN膜21の下層に形成し、TFTと画素電極13はスルーホールTHを介して接続した点に特徴がある。このことにより、ソース電極15および映像信号電極14形成時の強い還元性雰囲気に画素電極13であるITOの表面は晒されることがないので透明性が失われることがない。ここで、スルーホールTH部のみは還元性雰囲気に晒されるがスルーホールの面積を十分小さくすることにより基板の透過率には影響しないようにできる。また、ITOは導電膜であるので、ITO上にもW膜は成長し、TFTとの接続性は良好であった。また、本実施例では画素電極13と映像信号電極14はゲートSiN膜21により絶縁分離され、画素電極13と走査信号電極10はアルミナ膜20により絶縁分離されるのでこれらの電極間の短絡不良は原理的に発生しない。従って、画素電極13と映像信号電極14および走査信号電極10との間の距離をホトリソグラフィの解像度限界近くまで縮小出来る。これにより、画素開口率が大幅に向上し液晶パネルの透過率を大きく出来る。

【0031】図7～図13は上記第2の実施例の液晶表示装置の製造工程を示す断面図である。ガラス基板1上にスパッタ法によりAl膜を250nmを順次堆積し、通常のホテルエッチング工程を経て走査信号電極10とする（図7）。次に陽極酸化法により前記走査信号電極の表面および側面にアルミナ膜20を形成する。次にスパッタ法によりITO膜を120nm堆積に通常のホテルエッチング工程を経て画素電極13とする（図8）。次にプラズマCVDによりゲートSiN膜21を200nm、a-Si膜30を50nm、第1の保護絶縁膜22を350nm順次堆積する（図9）。続いて、通常のホテルエッチング工程を経て第1の保護絶縁膜22をTFTのチャネル上部にのみに残して除去する。続いて、イオン注入法によりa-Si膜30表面にn型不純物層31を形成する（図10）。不純物導入方法としては通常のイオン注入法以外に、質量分離をしない大口径イオンビームを用いたイオンドーピング法を用いることが出来る。この方法によれば大面積基板を極めて高速に処理出来るのでスルーット向上の点でより望ましい。次に、通常のホテルエッチング工程を経てa-Si膜30を所定の形状に加工する。この時a-Si膜30はTFT部分だけでなく、映像信号電極14およびソース電極15を形成すべき部分にも残るようなパターン形状とする。更

に通常のホトエッチング工程を経てゲートSiN膜21にスルーホールTHを開口する(図11)。次に、CVD法により、a-Si膜50およびスルーホールTH部のITO膜上にのみにW膜を300nm形成し映像信号電極14およびソース電極15とする(図12)。反応ガスとしてはWF₆とSiH₄を用い、形成圧力0.3 Torr、基板温度275℃とすることにより、a-Si膜50およびITO膜上にのみ選択的にW膜を形成できた。最後にCVD法により第2の保護絶縁膜23としてSiN膜を700nm堆積し、通常のホトエッチング工程を経て外部接続端子部(図示せず)上の保護絶縁膜23を除去してアクティブマトリックス基板は完成する(図13)。この後、配向膜塗布、ラビング、液晶封入等の工程を経て液晶表示装置が完成するが、本発明の骨子には関係しないので省略する。本実施例では映像信号電極14およびソース電極15のパターンをホトエッチング工程なしに形成したので製造工程を大幅に短縮出来た。これにより製造コストを大幅に低減出来る。

【0032】また、上記実施例では選択形成する金属としてW膜を用いたが、本発明はこれに限られず、その他の金属でも同様に実施出来、同様な効果が得られる。

【0033】例えば、Mo、Al、Cu等の金属や、TiSi、TaSi、MoSi等の高融点金属シリサイドも用いることが出来る。

【0034】[実施例3] 図14は本発明の第3の実施例の単位画素の平面図である。図15は図14中E-E'で示した切断面における断面図である。本実施例は、透明電極よりなる画素電極を廃し、代わりにストライプ状の共通電極16が形成され、ソース電極15と共通電極16の間に形成される基板面にほぼ平行な方向の電界により液晶を駆動するようにした点が第2の実施例と異なる。また、本実施例の製造工程はa-Si膜30とゲートSiN膜21を同一の平面形状とし一回のホトエッチング工程で加工できるようにした点を除いては第2の実施例と同一である。

【0035】以下図16~19により本実施例の動作原理を説明する。図16はTFTのソース電極15に電圧が印加されていない状態での平面図、図17はこの時の液晶セルの断面図を示す。また図18はTFTのソース電極15に電圧を印加した状態での平面図、図19はこの時の液晶セルの断面図を示す。表面にTFTマトリックスを形成したガラス基板1に対向して対向基板508を配置し、TFT基板1及び対向基板508の内表面には配向制御膜ORI1、ORI2が塗布され配向処理されている。これらの基板の間には棒状の液晶分子513を含む液晶層が挟持されている。液晶分子512は電界無印加時にはストライプ状のソース、および共通電極の長手方向に対して若干の角度、即ち液晶分子の長軸

(光学軸)と電界の方向(ストライプ状のソース、および共通電極の長手方向と垂直な方向)のなす角度にし

て45°以上90°未満、を持つように配向されている。上下基板との界面での液晶分子の配向は平行とした。また、液晶の誘電異方性は正である。ここで、TFTをオンとしてソース電極14に電圧を印加し、ソース電極14と共通電極15に電界E1を誘起させると図18、図19に示すように電界方向に液晶分子が向きを変える。上下基板の外側表面に配置した2枚偏光板の偏光透過軸を所定角度AGL1に配置することで電界印加によって光透過率を変えることが可能となる。このように本実施例では、透明画素電極がなくてもコントラストを与える表示が可能となる。このため、透明電極を形成する工程が省略出来るので製造工程を大幅に簡略化出来る。また、CVDによりソース電極15、映像信号電極14および共通電極16を形成する際に透明電極の還元による劣化を心配しなくても良い。また、a-Si膜30とゲートSiN膜21を一回のホトエッチング工程で加工したので製造工程を簡略化出来る。

【0036】さらに、本実施例の表示方式では液晶分子の長軸は基板とほぼ平行であり、電圧を印加しても立ち上がることがない。従って、視角方向を変えたときの明るさの変化が小さいので視角特性が大幅に改善される。

【0037】また、本実施例では共通電極16をTFTと同じ基板上に形成したので対向基板側の共通電極が不要となるので対向基板の製造コストを低減出来る。また、上下基板を電氣的接続が不要であるのでLCDの組立て工程が簡略化され製造コストを低減出来る。共通電極16は対向基板側に設けていもよいが、この場合上下基板のあわせずれにより共通電極16とソース電極15の間の距離がバラツクのでTFT基板側に形成することがより望ましい。

【0038】[実施例4] 図20~25は本発明の第4の実施例の製造工程をしめす断面図である。

【0039】ガラス基板1上にスパッタ法によりAlを250nm形成し、通常のホトエッチング工程によりパターンニングし走査配線電極10とする。次に陽極化成分によりAl電極の表面及び側面にアルミナ膜20を200nm形成する(図20)。

【0040】続いて、プラズマCVD法によりゲートSiN膜21を200nm、a-Si膜30を100nm、n型a-Si膜31を40nm連続して形成し、通常のホトエッチング工程によりゲートSiN膜21、a-Si膜30、n型a-Si膜31をパターンニングする(図21)。次に、ITO膜を140nmをスパッタ法により形成し、通常のホトエッチング工程によりパターンニングする。このITOのパターンにより画素電極13と映像信号電極14を形成する。更にTFTチャネル部のn型a-Si膜31をエッチング除去する。ここで、基板を酸素プラズマ中に保持してチャネル部のa-Si膜30の表面に酸化層24を形成する。

【0041】酸化層の膜厚は10nm程度以上あれば良

い(図22)。次に WF_6 と SiH_4 ガスを用いたCVD法によりW膜350nmをITO膜上のみに選択的に形成する(図23)。この時の反応温度はITO膜の還元反応を防止するために250℃程度とすることが望ましい。次に、プラズマCVD法により保護SiN膜23を700nm形成し、通常のホテルエッチング工程により画素電極13上と外部接続端子部上(図示せず)の保護SiN膜23を除去する。(図24)最後に、保護SiN膜23を加工するために用いたレジストパターンにより画素電極1上のW膜をエッチング除去してアクティブマトリックス基板が完成する(図25)。

【0042】本実施例では映像信号電極14およびソース電極15のパターンをホテルエッチング工程なしにITO膜上に選択的に形成し、またゲートSiN膜21、a-Si膜30、n型a-Si膜31を一回のホテルエッチング工程でパターンニングしたので製造工程を大幅に短縮出来る。

【0043】【実施例5】図26~31は本発明の第5の実施例の製造工程をしめす断面図である。

【0044】ガラス基板1上にスパッタ法によりITO膜を140nm堆積し、通常のホテルエッチング工程によりパターンニングし走査信号電極10と画素電極13のパターンを得る(図26)。次に WF_6 と SiH_4 ガスを用いたCVD法によりW膜200nmをITO膜上のみに選択的に形成する(図27)。この時の反応温度はITO膜の還元反応を防止するために250℃程度とすることが望ましい。Wの抵抗率はITOのそれよりも1桁以上低いので、低抵抗の走査配線を得ることが出来る。続いて、プラズマCVD法によりゲートSiN膜21を200nm、a-Si膜30を100nm、第1の保護SiN膜22を350nm連続して形成する。次に通常のホテルエッチング工程により第1の保護SiN膜22をパターンニングし、イオン注入法によりPをa-Si膜30にドーピングしn型不純物層31を形成する(図29)。次に WF_6 と SiH_4 ガスを用いたCVD法によりW膜400nmをa-Si膜30および先に形成したW膜上のみに選択的に形成する(図30)。次に、プラズマCVD法により保護SiN膜23を700nm形成し、通常のホテルエッチング工程により画素電極13上と外部接続端子部上(図示せず)の保護SiN膜23を除去する。最後に、保護SiN膜23を加工するために用いたレジストパターンにより画素電極1上のW膜をエッチング除去してアクティブマトリックス基板が完成する(図31)。

【0045】本実施例ではCVD法により映像信号電極14およびソース電極15のパターンをホテルエッチング工程なしに選択的に形成しまたゲートSiN膜21、a-Si膜30、を一回のホテルエッチング工程でパターンニングしたので製造工程を大幅に短縮出来る。

【0046】また、CVD法を用いて走査信号電極10

のITO膜上に選択的に金属膜を形成出来るので新たなホテルエッチング工程を経ずに走査信号電極の低抵抗化を実現出来る。これにより、走査信号の伝搬遅延を抑制出来るので表示装置の大型化、高精細化に適している。

【0047】図32は本発明に係る液晶セルの断面模式図である。下側のガラス基板1上に走査信号電極10と映像信号電極14がマトリックス状に形成され、その交点付近に形成されたTFTを介してソース電極15を駆動する。棒状の液晶分子513を含む液晶層506を挟んで対向する対向基板508上にはカラーフィルター507、対向電極510、カラーフィルター保護膜511、遮光用ブラックマトリックス512が形成されている。図32の中央部は単位画素の断面図を、左側は外部接続端子の存在する部分の断面図を、右側は外部接続端子の存在しない部分の断面図を示している。図32の右側、左側に示すシール材SLは液晶層506を封止するように構成されており、液晶封入口(図示せず)を除くガラス基板1、508の縁全体に沿って形成されている。シール材は例えばエポキシ樹脂で形成されている。配向制御膜ORI1、ORI2、保護膜23カラーフィルター保護膜511の各層はシール材SLの内側に形成される。偏光板505は一对のガラス基板1、508の外側表面に形成されている。液晶層内の液晶分子513は配向制御膜ORI1、ORI2によって所定方向に配向されており、バックライトBLからの光をソース電極15とコモン電極16の間の部分の液晶層で調節することによりカラー画像の表示が可能となる。

【0048】本発明の液晶表示装置は簡単な製造工程で製造出来るのでコストを大幅に低減出来、安価な液晶表示装置を提供することが可能となる。

【0049】

【発明の効果】以上説明したように、本発明によれば映像信号電極とソース電極のパターンをホテルエッチング工程なしに形成出来るので製造工程を大幅に削減出来る。透明画素電極を廃し基板面にほぼ平行な方向の電界によって液晶を駆動するようにしたので透明画素電極の形成工程が不要となり製造工程を簡略化出来るとともに視角特性を大幅に改善出来る。また、半導体膜とゲート絶縁膜の加工を一回のホテルエッチング工程で加工できるので、簡略な製造工程により製造出来、製造コストを大幅に低減出来る効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施例の単位画素の平面図。

【図2】本発明の第1の実施例の単位画素の断面図。

【図3】本発明の第1の実施例の配線交差部の断面図。

【図4】本発明の第1の実施例の配線交差部の断面図。

【図5】本発明の第2の実施例の単位画素の平面図。

【図6】本発明の第2の実施例の単位画素の断面図。

【図7】本発明の第2の実施例の製造工程を示す断面

図。

13

【図8】本発明の第2の実施例の製造工程を示す断面図。

【図9】本発明の第2の実施例の製造工程を示す断面図。

【図10】本発明の第2の実施例の製造工程を示す断面図。

【図11】本発明の第2の実施例の製造工程を示す断面図。

【図12】本発明の第2の実施例の製造工程を示す断面図。

【図13】本発明の第2の実施例の製造工程を示す断面図。

【図14】本発明の第3の実施例の単位画素の平面図。

【図15】本発明の第3の実施例の単位画素の断面図。

【図16】本発明の第3の実施例の動作原理を示す平面図（電界無印加状態）。

【図17】本発明の第3の実施例の動作原理を示す断面図（電界無印加状態）。

【図18】本発明の第3の実施例の動作原理を示す平面図（電界印加状態）。

【図19】本発明の第3の実施例の動作原理を示す断面図（電界印加状態）。

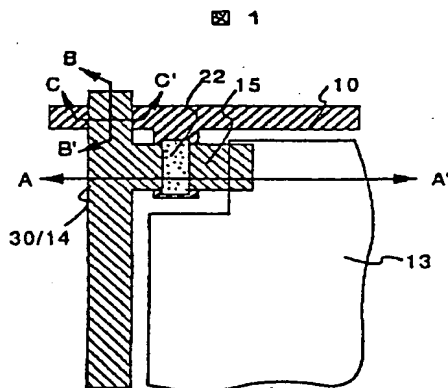
【図20】本発明の第4の実施例の製造工程を示す断面図。

【図21】本発明の第4の実施例の製造工程を示す断面図。

【図22】本発明の第4の実施例の製造工程を示す断面図。

【図23】本発明の第4の実施例の製造工程を示す断面図。

【図1】



14

図。

【図24】本発明の第4の実施例の製造工程を示す断面図。

【図25】本発明の第4の実施例の製造工程を示す断面図。

【図26】本発明の第5の実施例の製造工程を示す断面図。

【図27】本発明の第5の実施例の製造工程を示す断面図。

10 【図28】本発明の第5の実施例の製造工程を示す断面図。

【図29】本発明の第5の実施例の製造工程を示す断面図。

【図30】本発明の第5の実施例の製造工程を示す断面図。

【図31】本発明の第5の実施例の製造工程を示す断面図。

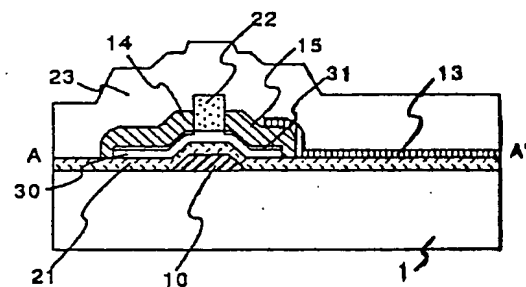
【図32】本発明にかかる液晶セルの断面図。

【符号の説明】

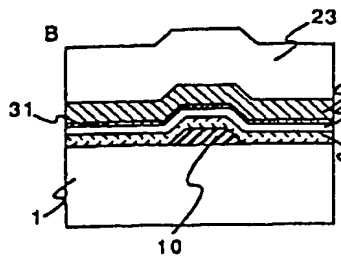
20 1…ガラス基板, 10…走査信号電極, 13…画素電極, 14…映像信号電極, 15…ソース電極, 16…コモン電極, 20…アルミナ膜, 21…ゲートSiN膜, 22…第1の保護SiN膜, 23…第2の保護SiN膜, 30…a-Si膜, 31…n型a-Si層, ORI1, ORI2…配向制御膜, 508…対向ガラス基板, 513…液晶分子, 510…対向電極, 505…偏光板, 507…カラーフィルター, 511…カラーフィルター保護膜, 512…ブラックマトリックス, BL…バックライト, SL…シール材

【図2】

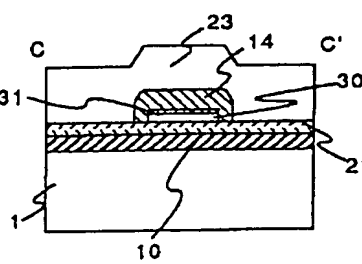
図 2



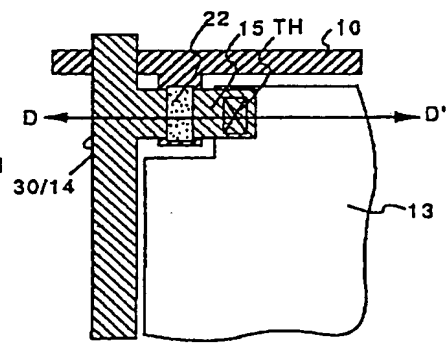
【图 3】



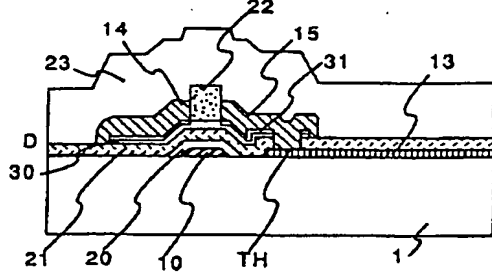
【図4】



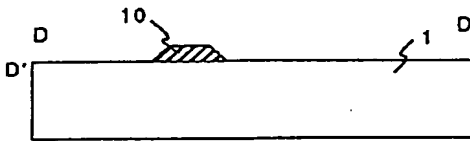
【図 5】



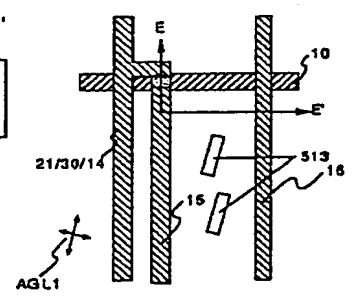
【图 6】



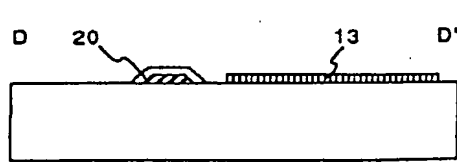
【图 7】



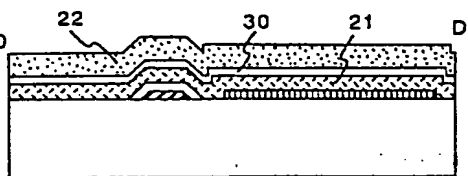
【圖 16】



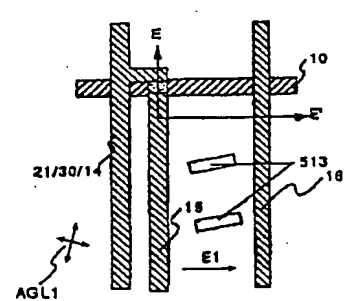
【図 8】



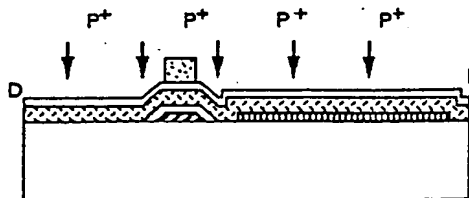
【图9】



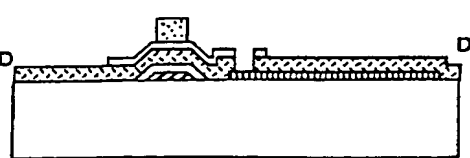
【図 18】



【図 10】

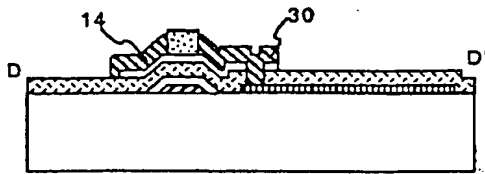


【図 11】



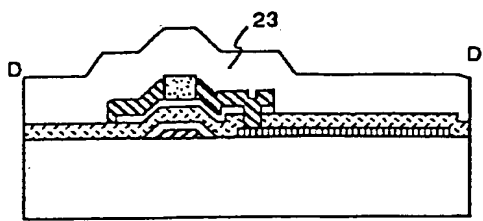
【図12】

図12



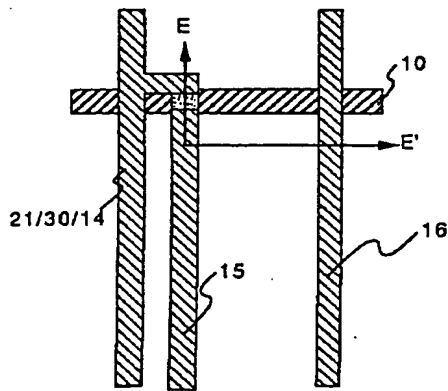
【図13】

図13



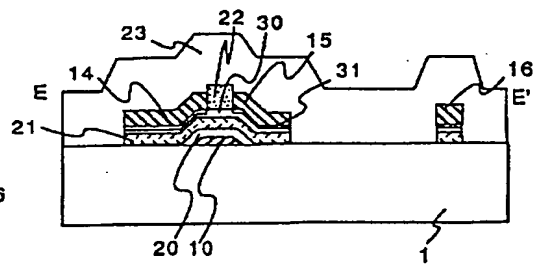
【図14】

図14



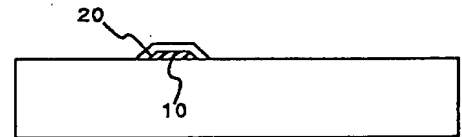
【図15】

図15



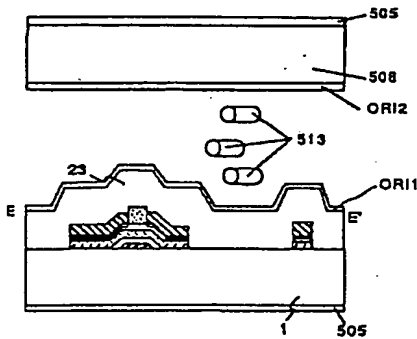
【図20】

図20



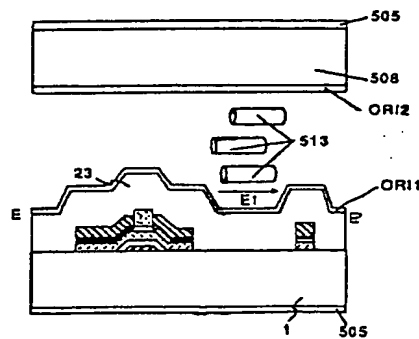
【図17】

図17



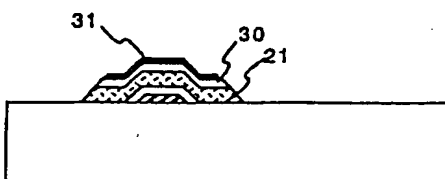
【図19】

図19



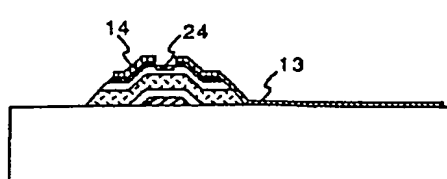
【図21】

図21



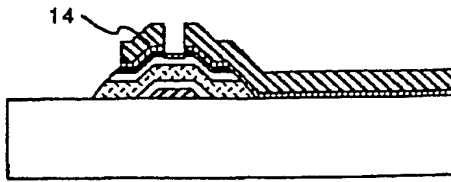
【図22】

図22



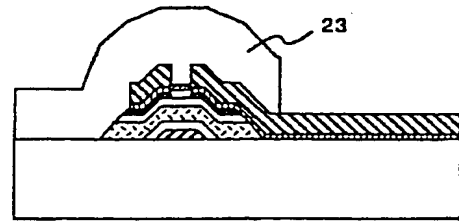
【図23】

図 23



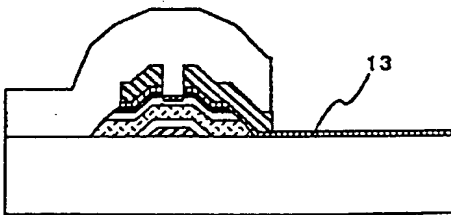
【図24】

図 24



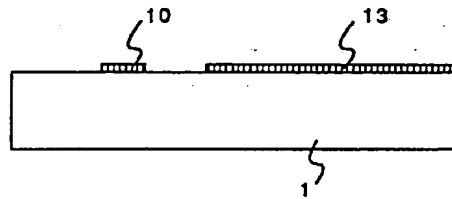
【図25】

図 25



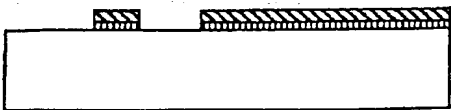
【図26】

図 26



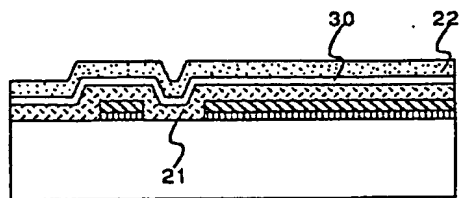
【図27】

図 27



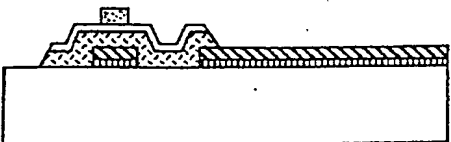
【図28】

図 28



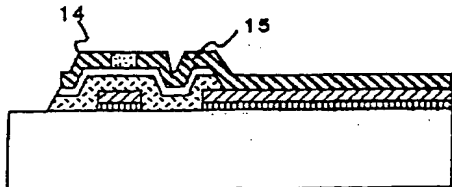
【図29】

図 29



【図30】

図 30



【図31】

図 31

